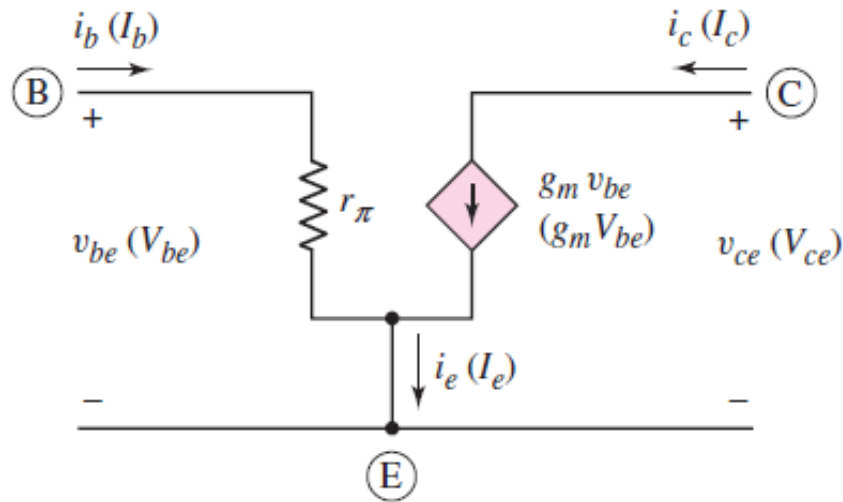


Sadržaj Predavanja

1. AC Modeliranje tranzistorskih pojačala
2. Upoznavanje s osnovnim logičkim sklopovima (logička vrata, brojila, registri, pokazivači memorije)

Pojednostavljeni Hibridni π Model Tranzistora



Pojednostavljeni π model NPN tranzistora

- namještanjem statičke radne dočke dobili smo DC vrijednosti za spoj zajedničkog emitera.
- DC vrijednosti su označene velikim slovima (I_B , I_C , I_E , V_{BE} , V_{CE}) dok su AC vrijednosti (i_b , i_c , i_e , v_{be} , v_{ce} , g_m , r_π) označene malim slovima.
- Najjednostavnija verzija π model NPN tranzistora je definirana parametrima g_m i r_π

Pojednostavljeni Hibridni π Model Tranzistora

Ukupne vrijednosti struje i napona se označavaju malim slovom i velikim slovom u subskriptu. Primjerice ukupni iznos struje baze i_B definira se kao:

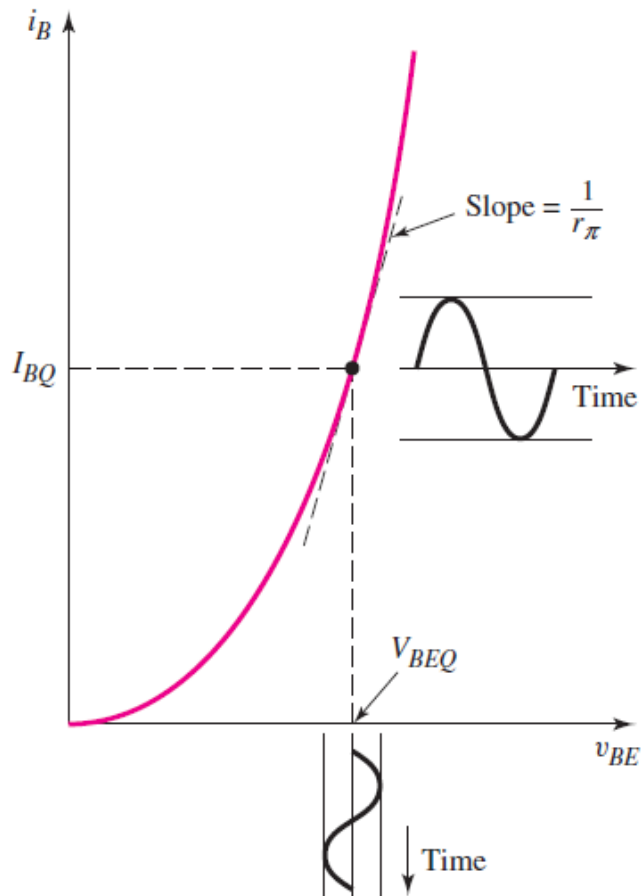
$$(1) i_B = i_b + I_B$$

Gdje je i_B ukupna struja, i_b je AC struja dok je I_B DC struja kroz bazu. Jednadžba (1) proizlazi iz načela superpozicije.

Ako DC vrijednostima dodamo još i subskript Q onda se radi o veličinama u DC radnoj točki Q. Za radnu točku jednadžba (1) postaje:

$$(2) i_B = i_b + I_{BQ}$$

Parametar r_{π}



Na slici je ulazna karakteristika NPN tranzistora

Parametar r_{π} je obrnuto proporcionalan omjeru struje i napona u radnoj točki

Može se aproksimirati pomoću jednadžbe:

$$(3) r_{\pi} = \frac{\beta V_T}{I_{CQ}}$$

Gdje je β strujno pojačanje tranzistora, I_{CQ} je struja kolektora u radnoj točki Q a napon V_T je termalni napon i ovisi o temperaturi. Tipično na $22^{\circ}C$ imamo $V_T = 25mV$.

$$r_{\pi} = \frac{\beta V_T}{I_{CQ}} = \frac{100 \cdot 25mV}{10mA} = 250\Omega$$

ako je struja kolektora u radnoj točki 10mA i ako je sobna temperatura $T = 22^{\circ}C$

Parametar g_m

Parametar g_m je transkonduktancija i odgovara omjeru struje kolektora I_{CQ} u radnoj točki Q i termalnog napona V_T :

$$(4) g_m = \frac{I_{CQ}}{V_T}$$

Ako nam je struja kolektora I_{CQ} u radnoj točki Q jednaka $I_{CQ} = 10mA$ onda:

$$g_m = \frac{10mA}{25mV} = 0.4S$$

Termalni napon V_T ovisi o temperaturi:

$$(5) V_T = \frac{kT}{e}$$

gdje je $k = 1.38064 \times 10^{-23} JK^{-1}$ Boltzmannova konstanta a $e = 1.60217662 \times 10^{-19} C$ je elementarni naboj elektrona.

Earlyev Efekt

Do sada smo podrazumjevali da je struja kolektora I_C neovisna o naponu kolektor-emiter V_{CE} .

Ovu ovisnost struje kolektora I_C o naponu kolektor-emiter V_{CE} možemo modelirati pomoću izlaznog otpora r_o koji se definira kao:

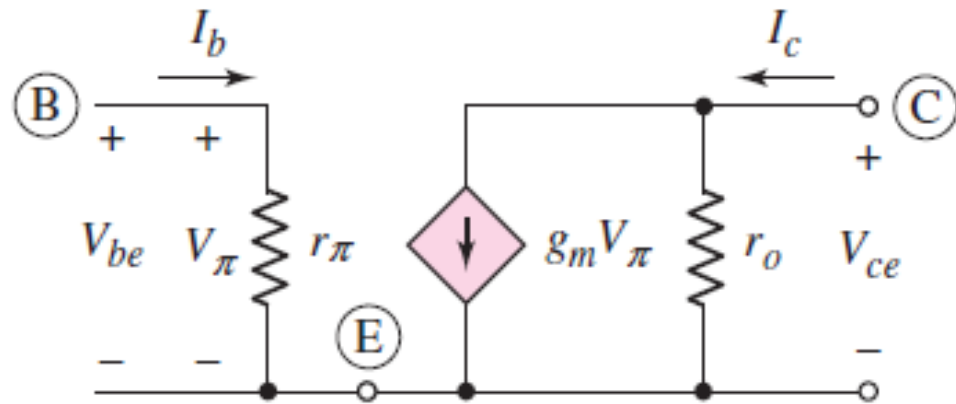
$$(6) r_o = \frac{V_A}{I_{CQ}}$$

Gdje je V_A Earlyev napon i tipično je u području oko 50V-100V.

Dakle ako kroz kolektor u radnoj točki teče 10mA struje i ako uzmemo $V_A = 100V$ dobije se da je izlazni otpor r_o :

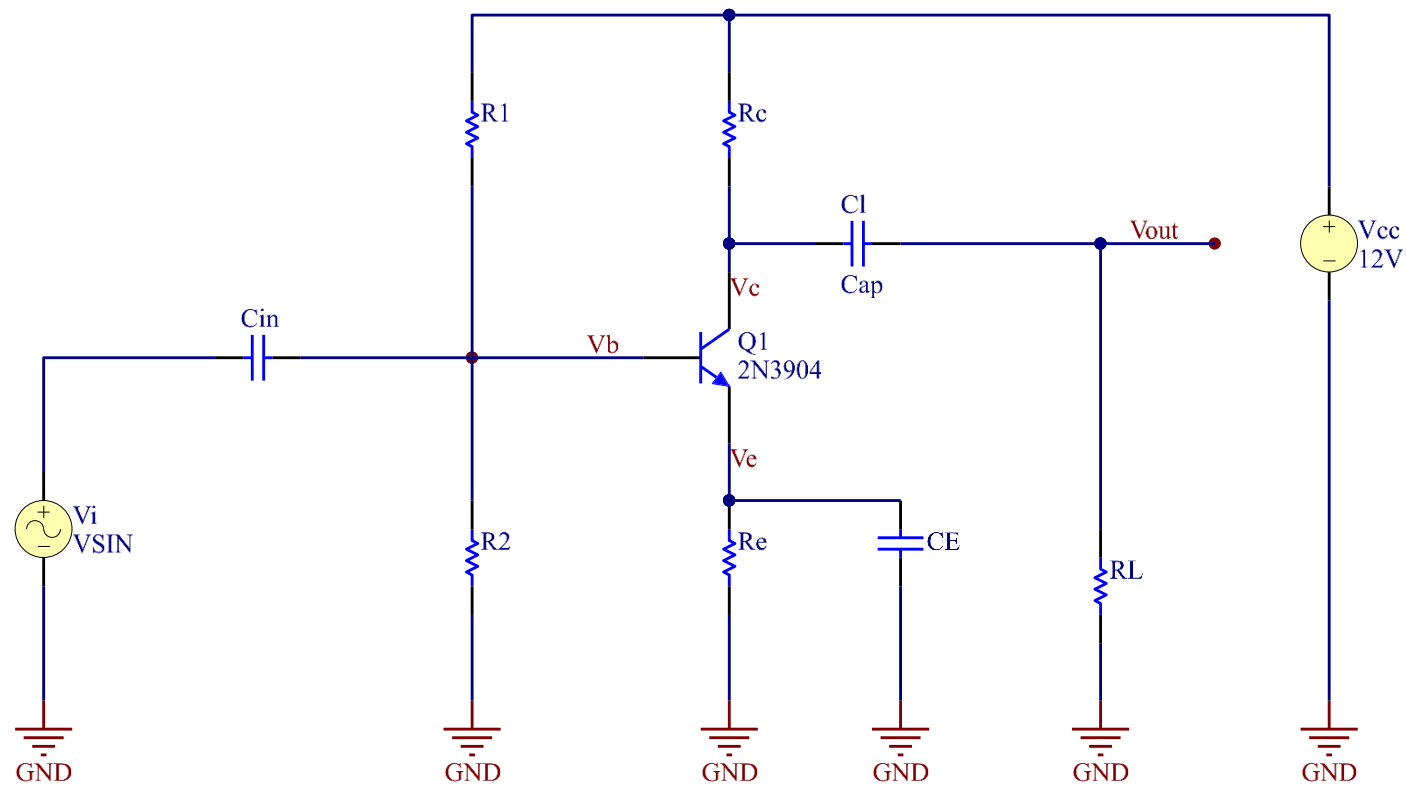
$$r_o = \frac{100V}{10mA} = 10k\Omega$$

Hibridni π Model Tranzistora



Izlazni otpor r_o spaja se paralelno strujnom izvoru, tj. između terminala kolektora i emitera

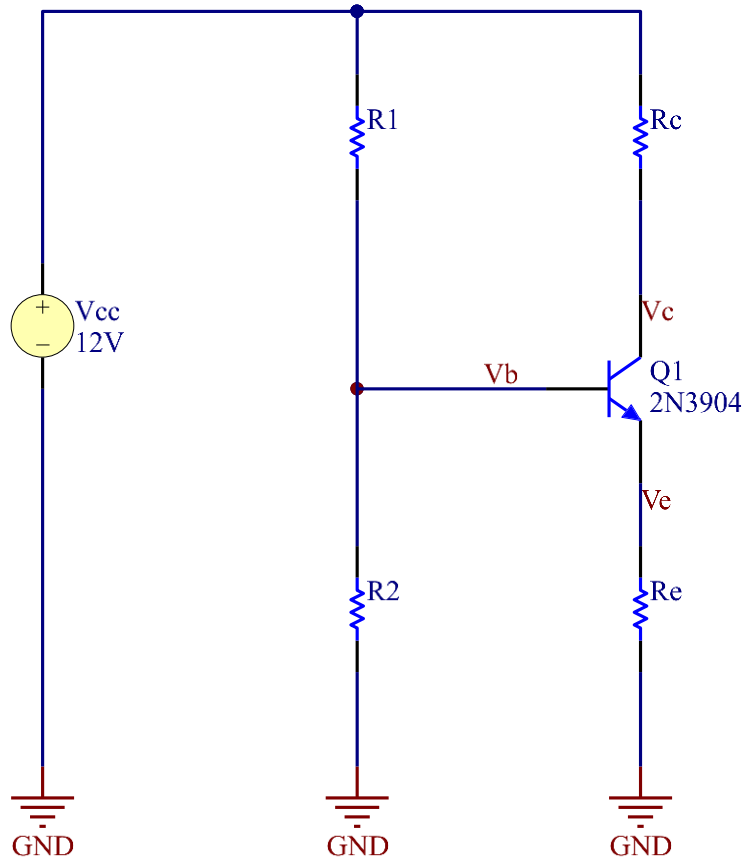
Tranzistorsko pojačalo - primjer



Treba napraviti pojačalo
pojačanja $A=5$

Frekvencija izvora $f=1\text{kHz}$

Tranzistorsko pojačalo-radna točka



Pretpostavimo struju kolektora u radnoj točki $I_{CQ} = 10mA$.

Želimo da napon V_C u radnoj točki bude jednak polovici napona V_{CC} . To nam daje vrijednost otpora R_C :

$$R_C = \frac{V_{CC} - V_C}{I_{CQ}} = \frac{12V - 6V}{1mA} = \frac{6V}{1mA} = 600\Omega$$

Prema relaciji $A = R_C/R_E = 5$ dobije se otpor emitera:

$$R_E = \frac{R_C}{A} = \frac{600\Omega}{5} = 120\Omega$$

Tranzistorsko pojačalo-radna točka

Sada se može odrediti pad napona na otporu R_E :

$$U_E = I_{EQ}R_E$$

Pošto je u aktivnom području $I_{CQ} = 10mA$ a struja baze je $I_{BQ} \approx 100\mu A$ možemo uzeti da je:

$$I_{EQ} = I_{CQ} + I_{BQ} \approx 10mA + 100\mu A \approx 10mA$$

Zbog toga je pad napona na emiteru otprilike:

$$U_E = I_{EQ}R_E = 10mA \cdot 120\Omega = 1.2V$$

Pad napona kolektor emitter u radnoj točki Q može se izraziti izrazom:

$$U_{CEQ} = U_C - U_E = 6V - 1.2V = 4.8V$$

Tranzistorsko pojačalo-radna točka

Napon na bazi u radnoj točki se da odrediti putem izraza:

$$U_B = U_E + U_{BEQ}$$

Pošto znamo da je napon $U_{BEQ} = 0.7V$ u aktivnom području te pošto smo prethodno odredili napon $U_E = 1.2V$ dobije se da je napon na bazi:

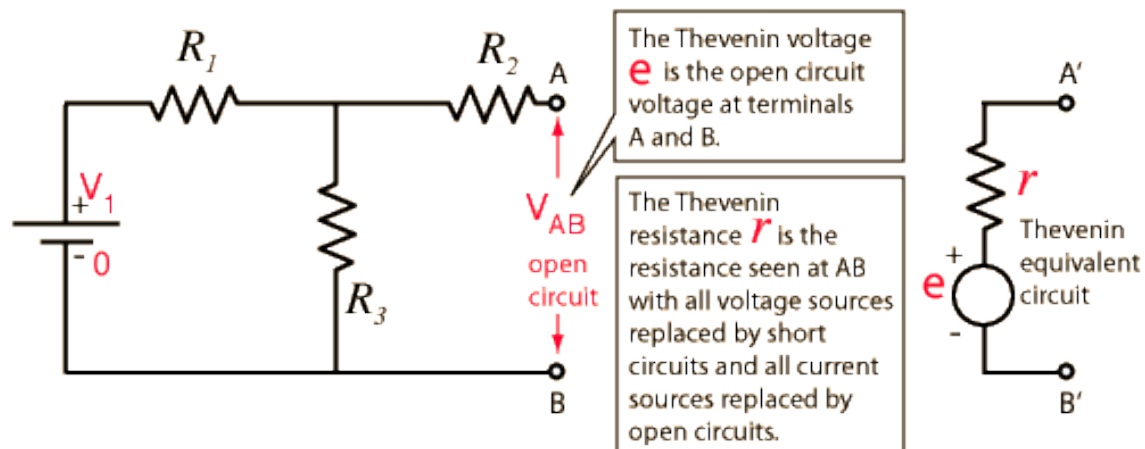
$$U_B = U_E + U_{BEQ} = 1.2V + 0.7V = 1.9V$$

Tranzistorsko pojačalo-Theveninov teorem

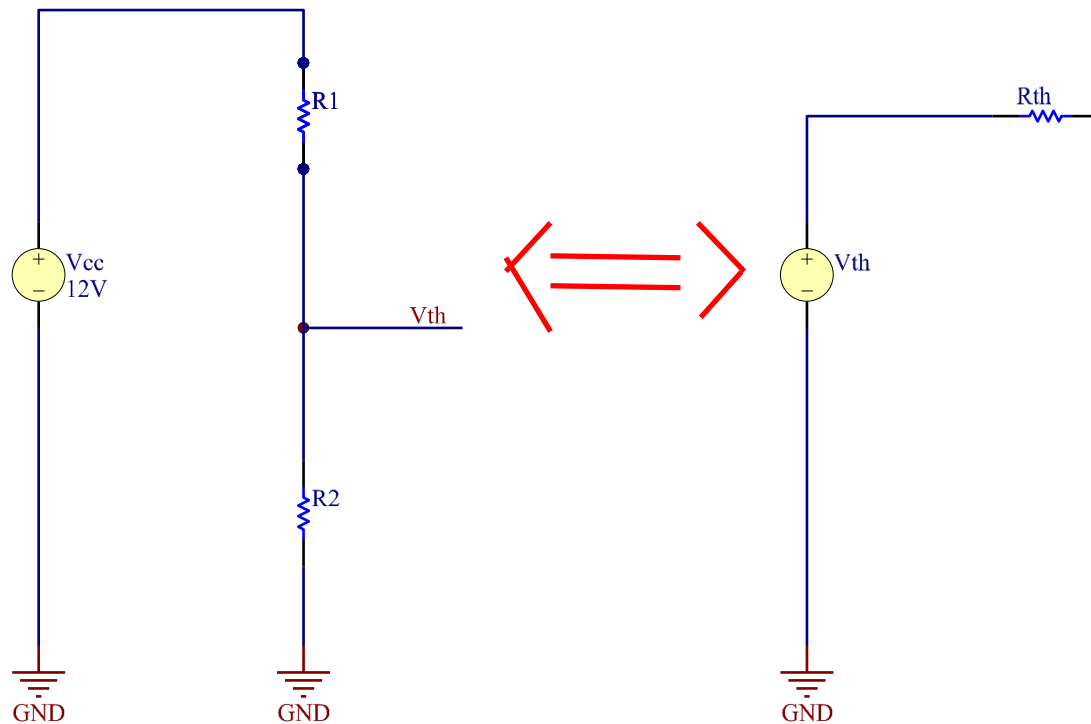
Svaka električna mreža sa dva terminala koja se sastoji samo od strujnih i naponskih izvora te otpora može se transformirati u ekvivalentnu mrežu sa jednim otporom i jednim naponskim izvorom.

Theveninov R_{TH} otpor je otpor mreže kada su svi izvori u kratkom spoju.

Theveninov napon U_{TH} je napon na terminalima mreže uz uvjet otvorenog kruga



Tranzistorsko pojačalo-Theveninov teorem

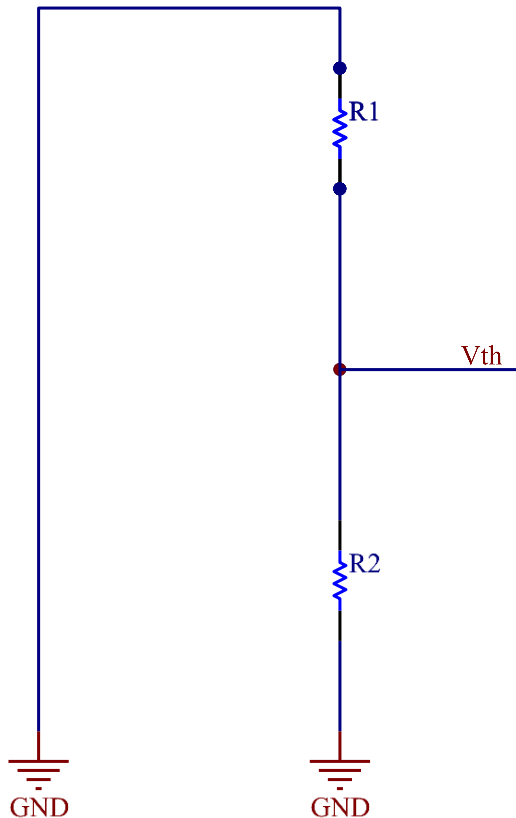


Theveninov napon se lako odredi pomoću izraza za naponsko djelilo:

$$V_{TH} = V_{CC} \frac{R_2}{R_1 + R_2}$$

Tranzistorsko pojačalo-Theveninov teorem

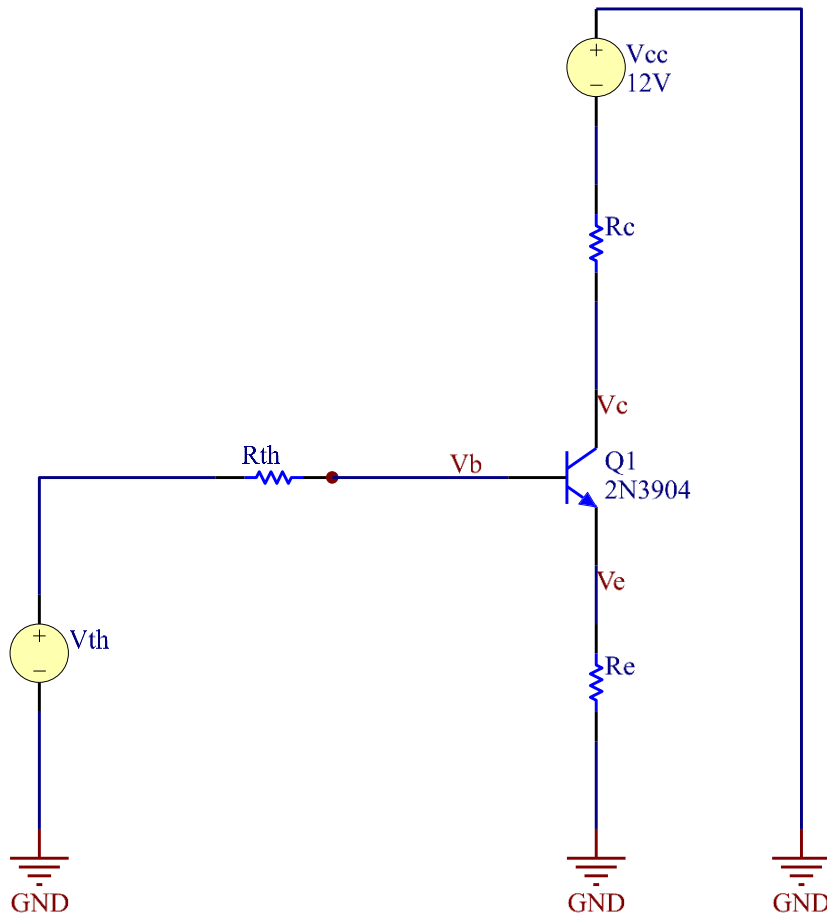
Theveninov otpor se odredi tako što kratko spojimo naponski izvor:



Dakle imamo dva otpornika R_2 i R_1 u paralelnom spoju. Njihov ekvivalentni otpor R_{TH} je ujedno i Theveninov otpor:

$$R_{TH} = \frac{R_1 R_2}{R_1 + R_2}$$

Tranzistorsko pojačalo-Theveninov teorem



Napon na bazi smo izračunali otprije te iznosi $U_B = 1.9V$.

Struju kroz bazu I_{BQ} u radnoj točki Q možemo otprilike izračunati ako uzmemo da je strujno pojačanje otprilike $\beta = 100$. Iz izraza $I_{CQ} = \beta I_{BQ}$ dobije se:

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{10mA}{100} = 100\mu A$$

Zbog drugog Ohmovog zakona može se pisati da je:

$$V_{TH} = R_{TH} \cdot I_{BQ} + U_B = R_{TH} \cdot 100\mu A + 1.9V$$

Da bismo izračunali R_{TH} i V_{TH} nedostaju nam još neki parametri.

Tranzistorsko pojačalo-Theveninov teorem

Inženjersko pravilo za određivanje R_{TH} dano je izrazom:

$$R_{TH} = \frac{R_1 R_2}{R_1 + R_2} = \frac{1 + \beta}{10} R_E \approx 1.2 k\Omega$$

Iz izraza $V_{TH} = R_{TH} \cdot I_{BQ} + U_B = R_{TH} \cdot 100 \mu A + 1.9 V$ slijedi da je Theveninov napon:

$$V_{TH} = 0.12 V + 1.9 V = 2.02 V$$

Iz poznatih R_{TH} i V_{TH} sada se mogu odrediti otpori R_1 i R_2 kao:

$$V_{TH} = V_{CC} \frac{R_2}{R_1 + R_2} = \frac{V_{CC}}{R_1} \frac{R_1 R_2}{R_1 + R_2} = \frac{V_{CC}}{R_1} R_{TH} \xrightarrow{\text{slijedi}} R_1 = \frac{V_{CC}}{V_{TH}} R_{TH} = \frac{12 V}{2.02 V} 1.2 k\Omega = 7.128 k\Omega$$

Otpor R_2 dobije se iz $R_{TH} = \frac{R_1 R_2}{R_1 + R_2}$ dakle:

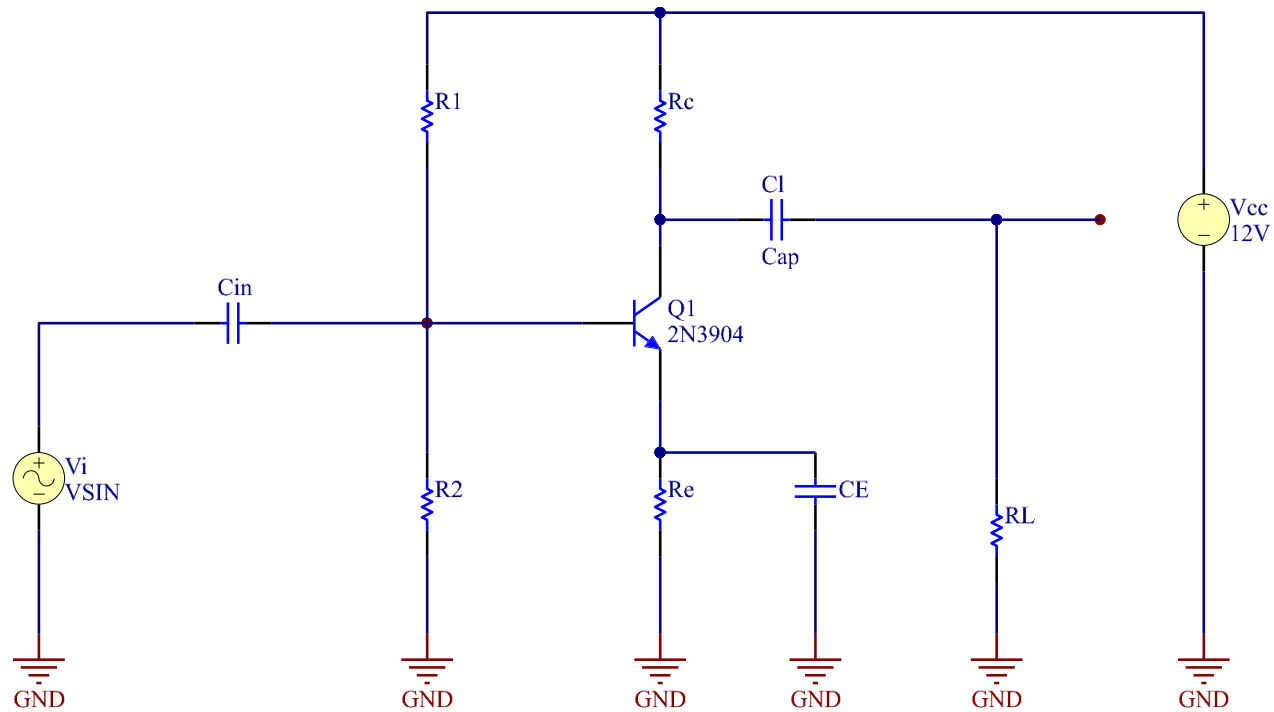
$$R_2 = \frac{R_{TH} R_1}{R_1 - R_{TH}} = \frac{1.2 k\Omega \cdot 7.128 k\Omega}{7.128 k\Omega - 1.2 k\Omega} = 1.442 k\Omega$$

Simulacija DC Radne Točke na Tranzistoru 2N3904

Uce	4,743 V
Ube	713,6mV
Vb	1,930 V
Ve	1,217 V
Vc	5,960 V
Ib	73,93uA
Ic	10,07mA
Ie	-10,14mA

Određivanje kondenzatora C_{in} , C_E i C_E

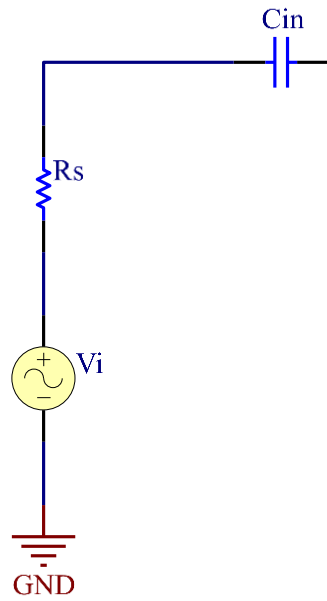
Potrebno je naći vrijednosti kondenzatora C_{in} , C_E i C_E



Određivanje kondenzatora C_{in}

Idealno naponski izvor nema unutarnjeg otpora R_S

Svaki realni naponski izvor se može predstaviti kao idealni strujni izvor sa u seriju spojenim otporom izvora R_S . Kod funkcijskih generatora taj otpor je obično $R_S \approx 50\Omega$



Kondenzator C_{in} u seriji sa otporom izvora R_S ima određeni apsolutni iznos impedancije $|Z_{in}|$

Želimo postići da taj iznos impedancije bude što je moguće manji na zadanoj frekvenciji izvora f

Određivanje kondenzatora C_{in}

Ulazna impedancija se može odrediti pomoću izraza:

$$(7) Z_{in} = R_S + \frac{1}{j\omega C_{in}}$$

Ovako predstavljena impedancija Z_{in} je kompleksna. Apsolutna vrijednost kompleksne impedancije Z_{in} se može naći pomoću izraza:

$$(8) |Z_{in}| = \sqrt{R_S^2 + \frac{1}{\omega^2 C_{in}^2}}$$

Ono što želimo postići je da pri frekvenciji $f = \frac{\omega}{2\pi}$ dio izraza (8) $\frac{1}{\omega^2 C_{in}^2}$ teži ka nuli. To se postiže povećanjem kapaciteta C_{in} . Na primjer, za naše pojačalo, odabir $C_{in} = 200\mu F$ je razumna vrijednost kapaciteta C_{in} .

Određivanje emitterskog kondenzatora C_E

Na emiteru imamo kapacitet C_E spojen paralelno otporu R_E . Impedancija Z_E emitterskog kruga pri nekoj zadanoj frekvenciji $f = \frac{\omega}{2\pi}$ može se naći putem izraza:

$$(9) Z_E = \frac{R_E \frac{1}{j\omega C_E}}{R_E + \frac{1}{j\omega C_E}} = \frac{R_E}{1 + j\omega R_E C_E} = \frac{R_E}{1 + \omega^2 R_E^2 C_E^2} (1 - j\omega R_E C_E)$$

Apsolutni iznos impedancije Z_E može se odrediti kao:

$$(10) |Z_E| = \frac{R_E}{1 + \omega^2 R_E^2 C_E^2} \sqrt{1 + \omega^2 R_E^2 C_E^2} = \frac{R_E}{\sqrt{1 + \omega^2 R_E^2 C_E^2}}$$

Ako ovdje stavimo emitterski kondenzator velikog kapaciteta C_E dogodit će se da izraz $\sqrt{1 + \omega^2 R_E^2 C_E^2} \longrightarrow \infty$.

Određivanje emitterskog kondenzatora C_E

Zbog toga što $\sqrt{1 + \omega^2 R_E^2 C_E^2} \longrightarrow \infty$ kad je emitorski kapacitet C_E velik, dobije se da $|Z_E| \longrightarrow 0$.
U tom slučaju pojačanje A teži:

$$(11) A = -\frac{R_C}{|Z_E|} \longrightarrow -\infty$$

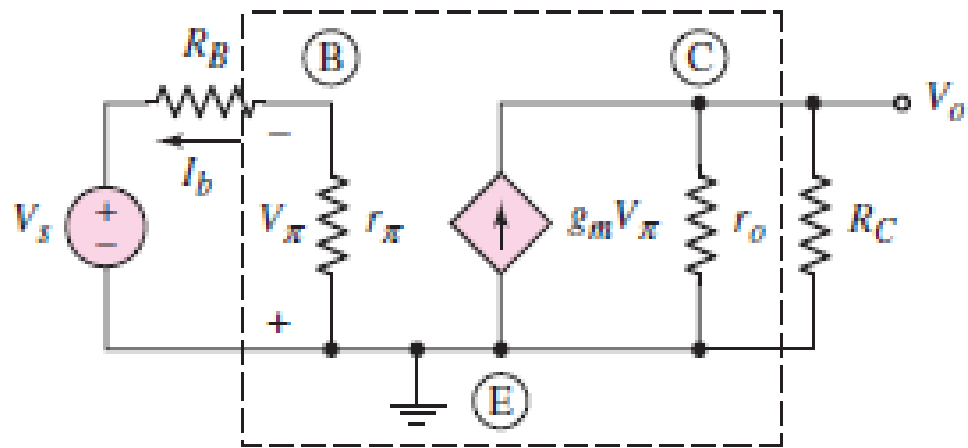
Dakle pojačanje nije više ono koje je bilo zadano, tj. $A=-5$. Da bismo izbjegli tu situaciju možemo odabrati $C_E = 1\text{pF}$ kada je $R_E = 120\Omega$.

U tom slučaju postiže se da je $|Z_E| \approx R_E$

Određivanje otpora tereta R_L i kapaciteta tereta C_L

Da bismo bolje razumjeli izlaznu granu upotrijebit ćemo nadomjesnu shemu tranzistora u hibridnom π spoju.

To podrazumjeva AC analizu sklopa. Kod AC analize svi se DC izvori kratko spoje.



Otpor R_B je zapravo Theveninov otpor R_{TH} .

Paralelno otporu R_C spaja se izlazna grana, tj. otpor R_L i kapacitet C_L

Izlazni otpor r_o smo prije izračunali $r_o = 10k\Omega$

Otpor smo također izračunali ranije $R_C = 600\Omega$

Određivanje otpora tereta R_L i kapaciteta tereta C_L

Otpor paralelnog spoja $r_o || R_C$ odredi se iz izraza:

$$(12) r_o || R_C = \frac{r_o \cdot R_C}{r_o + R_C} = 566 \Omega$$

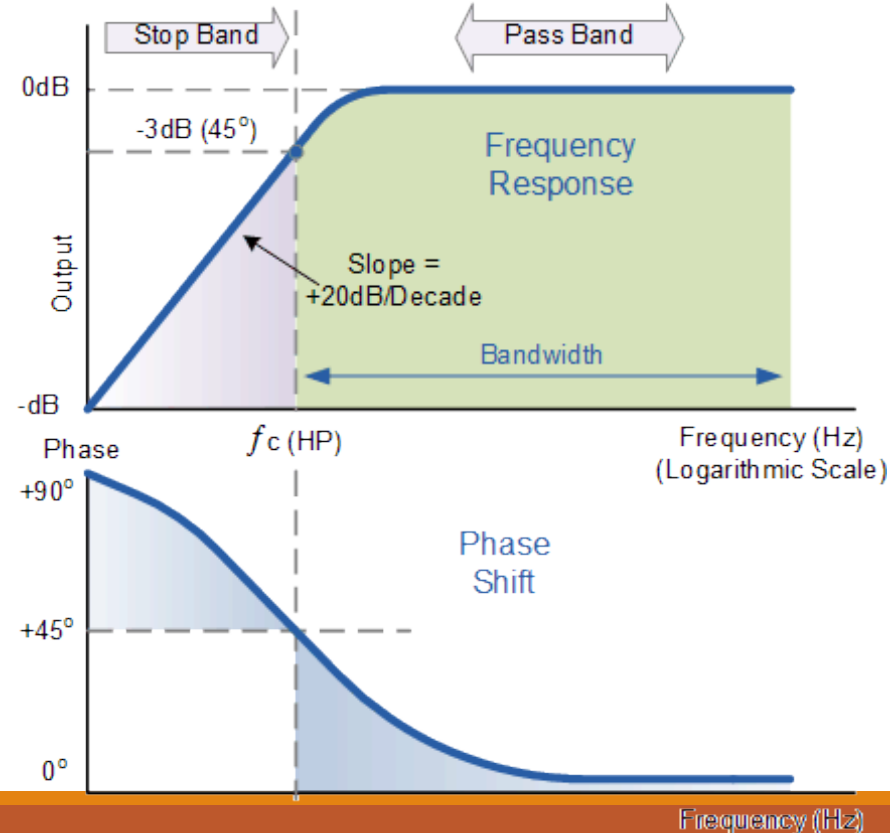
Da bi izlazna grana koja se sastoji od u seriju spojenih otpora R_L i kapacitet C_L koji su paralelno grani $r_o || R_C$ treba impedanciju izlazne grane postaviti tako da:

$$(13) |Z_L| \gg r_o || R_C$$

Određivanje otpora tereta R_L i kapaciteta tereta C_L

S druge strane otpor R_L i kapacitet C_L na izlazu čine high-pass pasivni filter.

$$\text{Gain (dB)} = 20 \log \frac{V_{\text{out}}}{V_{\text{in}}}$$



Cutoff frekvencija f_c (-3dB) mora biti manja od ulazne frekvencije signala $f = 1kHz$

Cutoff frekvencija f_c se može izračunati iz izraza:

$$(14) f_c = \frac{1}{2\pi R_L C_L}$$

Ako postavimo $f_c = 10Hz$ onda dobijemo da je produkt $R_L C_L = 15.915 \times 10^{-3}$

Određivanje otpora tereta R_L i kapaciteta tereta C_L

S druge strane apsolutni iznos impedancije tereta $|Z_L|$ se može naći iz izraza:

$$(15) |Z_L| = \sqrt{R_L^2 + \frac{1}{\omega^2 C_L^2}} = \frac{\sqrt{1 + \omega^2 R_L^2 C_L^2}}{\omega C_L}$$

Pošto smo već odredili da je produkt $R_L C_L = 15.915 \times 10^{-3}$ onda pri $f = 1 \text{ kHz}$ imamo da je:

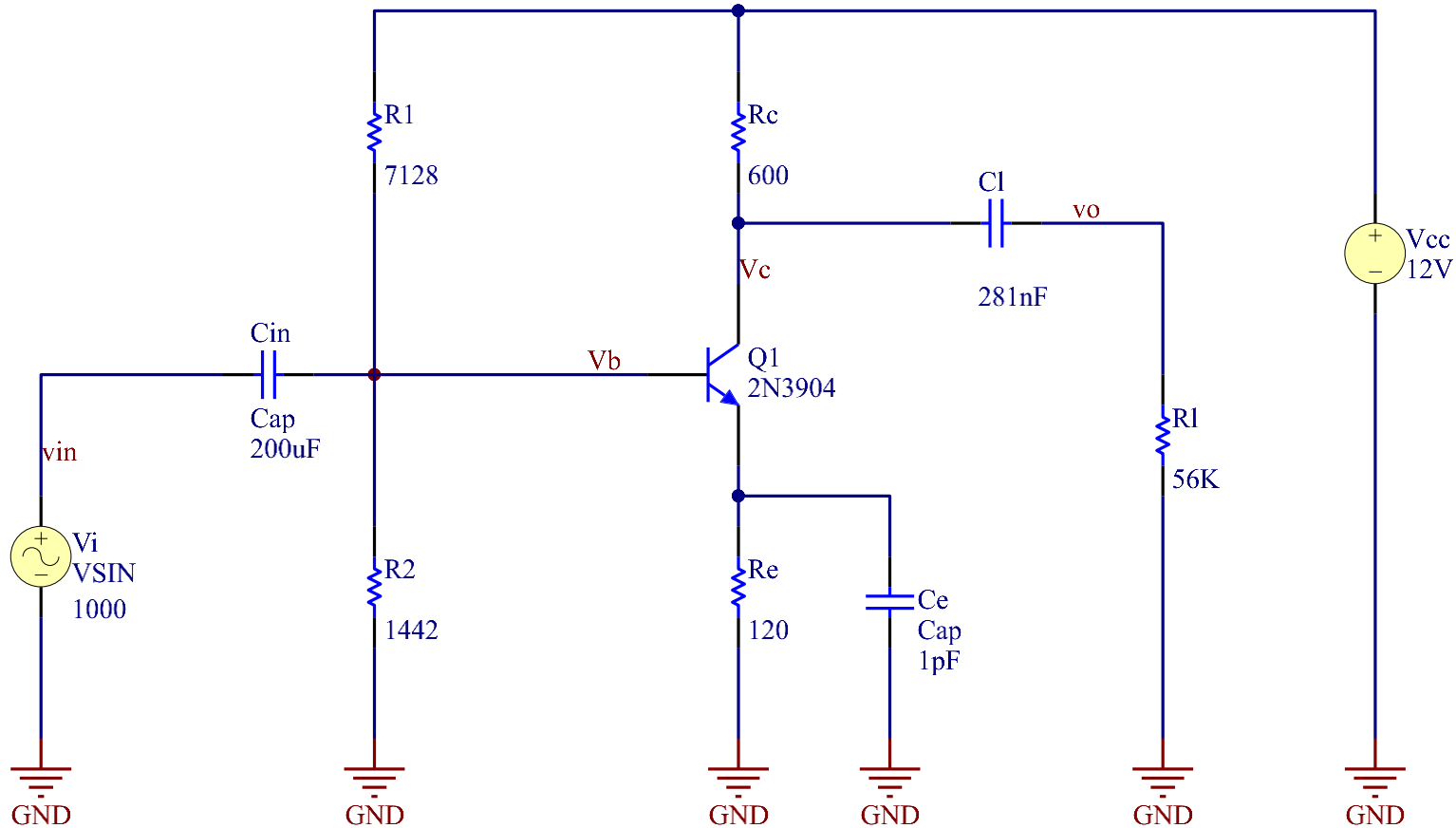
$$(16) \sqrt{1 + \omega^2 R_L^2 C_L^2} = 100$$

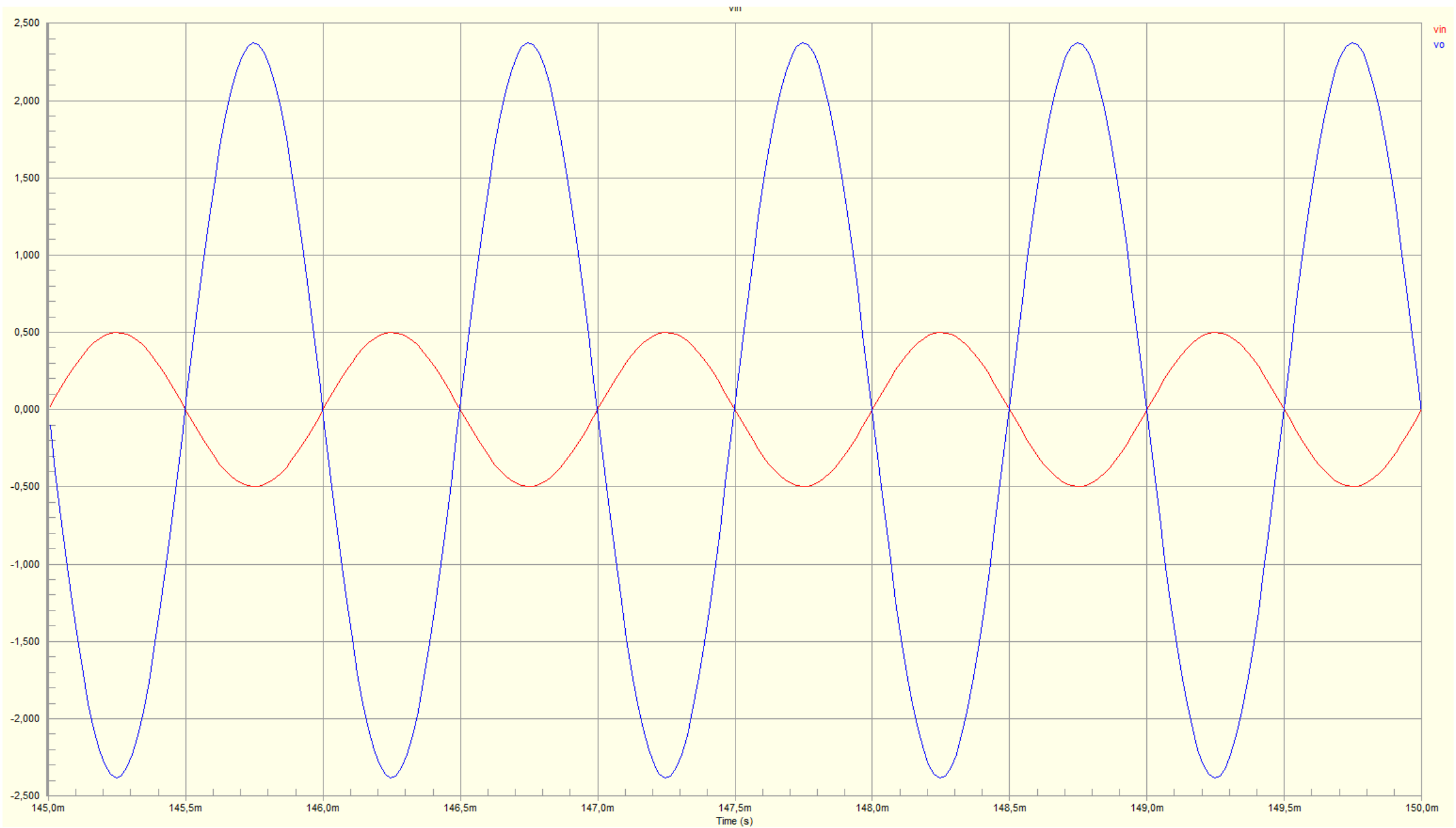
Budući da $|Z_L| \gg r_o || R_C = 566 \Omega$ odabiremo da je $|Z_L| = 100 \cdot 566 \Omega = 56.6 \text{ k}\Omega$. Sada možemo naći kapacitet kondenzatora C_L :

$$(17) C_L = \frac{\sqrt{1 + \omega^2 R_L^2 C_L^2}}{\omega |Z_L|} = \frac{100}{2\pi \cdot 1000 \cdot 56600} = 281 \text{ nF}$$

Iz produkta $R_L C_L = 15.915 \times 10^{-3}$ sada se dobije da je $R_L = 56.6 \text{ k}\Omega$

Pojačalo u sklopu ZE sa proračunatim komponentama



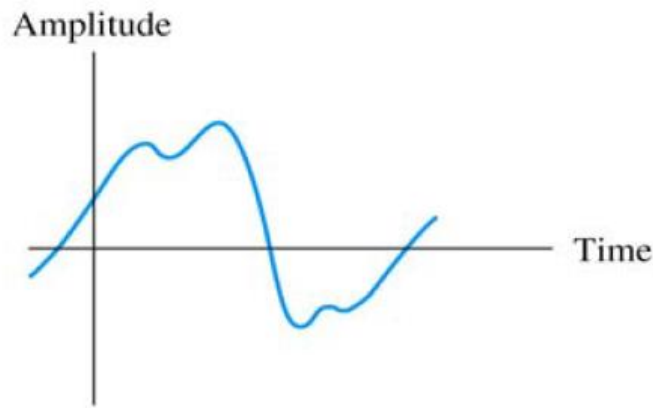


Osnovni Logički Sklopovi

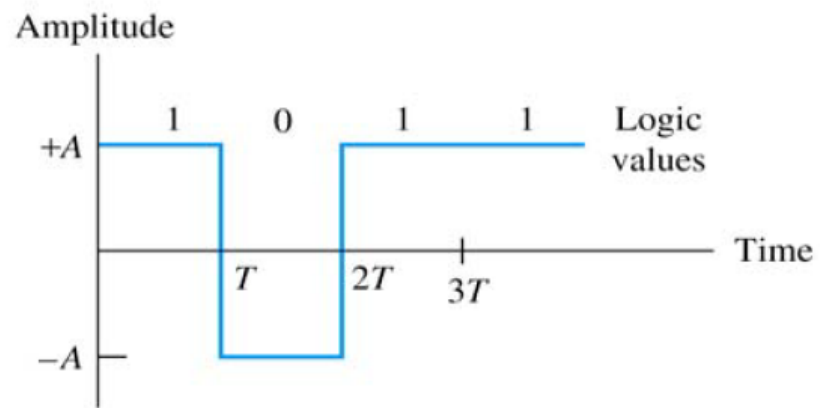
- Logička vrata:
 - "OR" vrata
 - "AND" vrata
 - "XOR" vrata
 - "NOT" vrata (invertor)
 - "NOR" vrata
- Sekvencijalni sklopovi:
 - Latchevi (SR-Latch, D-Latch)
 - Brojila (counteri)
 - Registri

Digitalni Signali

Do sada smo razmatrali analogne sklopove gdje se ulazni napon $u_{in}(t)$ i izlazni napon $u_{out}(t)$ mijenja kontinuirano s vremenom. Amplituda može imati proizvoljne vrijednosti.



Analogni signal



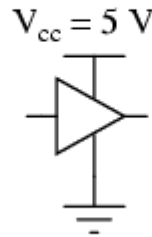
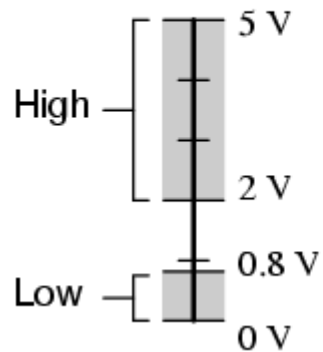
Digitalni signal

Kod digitalne logike signal može poprimiti samo neke konačne vrijednosti. Primjerice, kod TTL sklopova logička nula se smatra naponom od 5V dok je logička jedinica 0V. Postoji još "CMOS Low Level Voltage" 3.3V nivo logičke jedinice i koristi se da se smanji disipacija snage u integriranom krugu (IC)

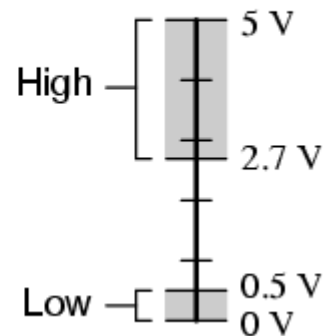
Digitalni Signali - TTL (Transistor-Transistor Logic)

Idealno TTL signal od 5V predstavlja logičku jedinicu, dok 0V predstavlja logičku nulu. Kod stvarnih TTL integriranih krugova stvarne vrijednosti logičke 0 i logičke 1 odstupaju od ovih idealnih vrijednosti.

Acceptable TTL gate input signal levels



Acceptable TTL gate output signal levels



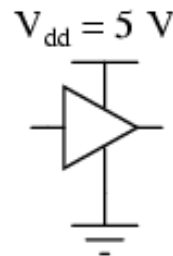
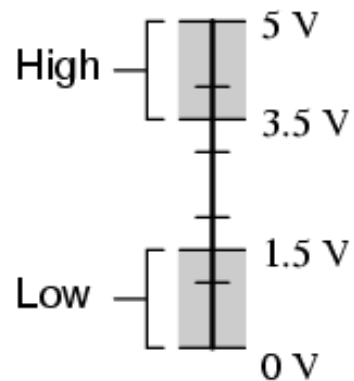
Za TTL logičke ulaze logička nula je u području između 0 i 0.8V a logička jedinica je u području od 2V-5V.

Za TTL logičke izlaze logička nula je u području između 0 i 0.5V a logička jedinica je u području od 2.7V-5V.

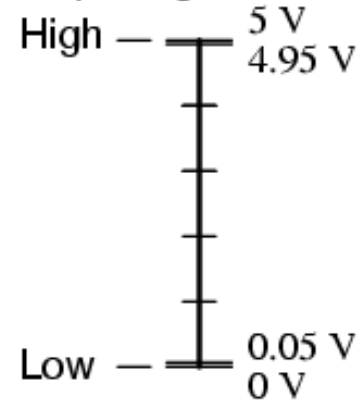
Digitalni Signali - CMOS (Complimentary Metal Oxide Semiconductor)

CMOS naponski nivoi su različiti od TTL naponskih nivoa:

Acceptable CMOS gate input signal levels



Acceptable CMOS gate output signal levels



Za CMOS logičke ulaze logička nula je u području između 0 i 1.5V a logička jedinica je u području od 3.5V-5V.

Za CMOS logičke izlaze logička nula je u području između 0 i 0.05V a logička jedinica je u području od 4.95V-5V.

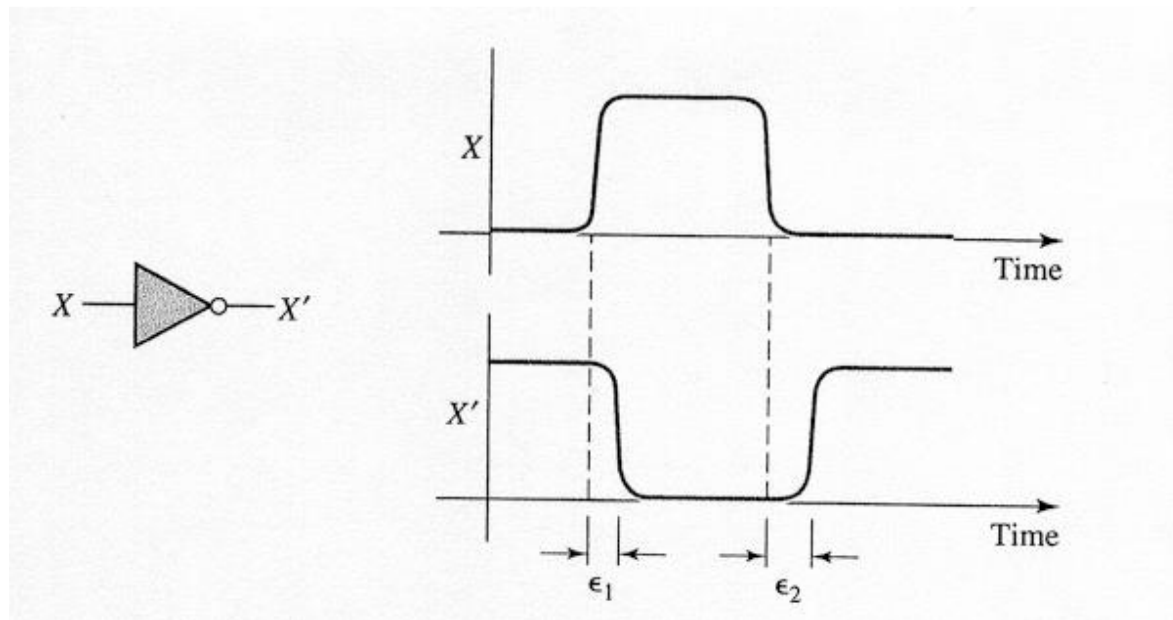
Zbog toga treba obratiti pažnju ako se kombiniraju CMOS i TTL integrirani krugovi!

7400 Serija Digitalnih Integriranih Krugova (IC)

- Serija 7400 digitalnih IC-a sastoji se od nekoliko stotina integriranih krugova kojima se implementira od logičkih vrata, flip-floпова, transcievera sve do ALU (Arithmetic Logic Unit)
- Originalno serija 7400 je izvedena u TTL logici a kasnije u CMOS i BiCMOS (to su CMOS integrirani krugovi kompatibilni sa TTL integriranim krugovima)
- Kod TTL logike standardni TTL ima oko 10ns "gate delay" i disipaciju od oko 10mW. Najnapredniji modeli TTL serije su 74LS (low power Schottky 10ns delay i oko 2mW disipacija) te 74AS, 74ALS i 74F (Fast 3.4ns delay i 5mW)
- Kod CMOS izvedbi 74 serije poznate su 74HC i 74HCT serije. HCT serija je kompatibilna sa TTL naponskim nivoima
- Najnaprednija izvedba u CMOS tehnologiji nosi oznaku 74VHC (very high speed cmos)

Digitalni Signali - Propagation Delay

Kada se stanje na ulazu digitalnog IC-a promijeni, izlaz se ne mijenja trenutačno već protekne neko vrijeme da se promjena propagira kroz integrirani krug.



Na slici su NOT vrata (inverter)

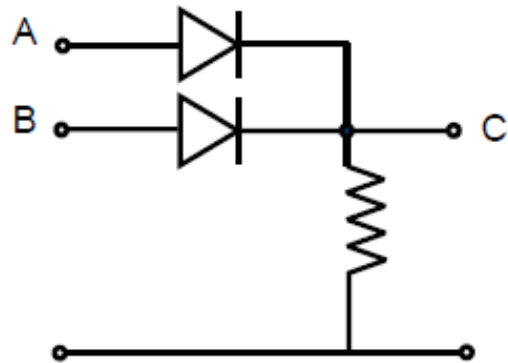
ϵ_1 je vrijeme propagacije potrebno da se 1 na ulazu propagira u 0 na izlazu. To propagacijsko vrijeme se označava još sa t_{PHL} . Dakle $\epsilon_1 = t_{PHL}$.

ϵ_2 je vrijeme propagacije potrebno da se 0 na ulazu propagira u 1 na izlazu. To propagacijsko vrijeme se označava još sa t_{PLH} . Dakle $\epsilon_2 = t_{PLH}$.

Vremena tranzicije t_{PLH} i t_{PHL} se uvijek odnose na izlaz i bez obzira da li se radi o inverteru ili ne.

ILI (OR) vrata

Mogu se jednostavno izvesti pomoću dvije diode i otpornika:



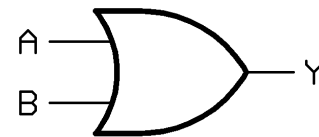
A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

Ako dovedemo TTL pozitivni nivo (+5V) na bilo koji od ulaza (A ili B) na toj diodi će biti pad napona 0.7V

To znači da će na otporu biti pad napona od 4.3V što je više od TTL aktivnog nivoa (2.5V)

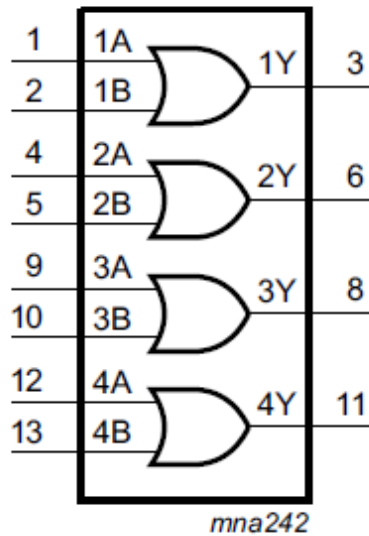
Dakle na izlazu C imamo napon od 4.3V bez obzira na koji ulaz (A ili B ili na oba ulaza A i B istovremeno). Stoga možemo pisati tablicu istine:

Logički simbol
OR vrata

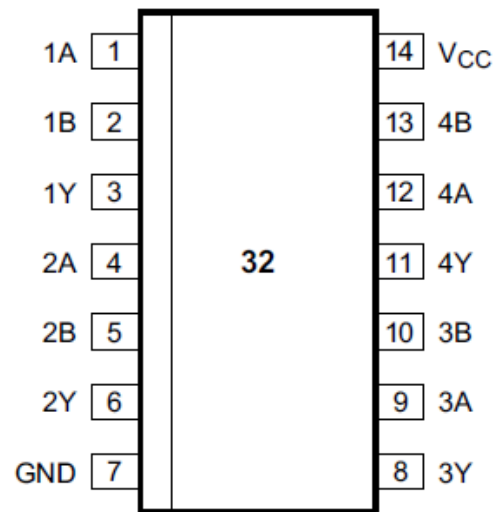


ILI (OR) vrata - 74HC32

Quad 2 input OR vrata. Quad dolazi od činjenice da 74HC32 se zapravo sastoji od 4 OR vrata



Logički simbol



Pin configuration